

⑫ 公開特許公報(A)

昭63-58955

⑪ Int.Cl.⁴
H 01 L 27/04識別記号 庁内整理番号
R-7514-5F

⑬ 公開 昭和63年(1988)3月14日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体回路に用いられる抵抗体

⑮ 特 願 昭61-204507

⑯ 出 願 昭61(1986)8月29日

⑰ 発 明 者 木 下 靖 史 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

⑱ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体回路に用いられる抵抗体

2. 特許請求の範囲

(1) 半導体素子と抵抗とが同一の半導体基板上に形成される半導体回路に用いられる抵抗体であって、

前記半導体基板表面の予め定められた領域に不純物を導入して形成される不純物拡散層からなる第1の抵抗と、

前記半導体基板上に絶縁膜を介して形成される非単結晶半導体層からなり、前記第1の抵抗と直列に接続される第2の抵抗とを備える、半導体回路に用いられる抵抗体。

(2) 前記非単結晶半導体層材料は、多結晶シリコンまたは非晶質シリコンである、特許請求の範囲第1項記載の半導体回路に用いられる抵抗体。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は半導体回路、特に半導体集積回路装置に用いられる抵抗体の構造に関する。

〔従来の技術〕

第2図は従来の半導体集積回路装置に用いられる抵抗の構造を示す断面図であり、バイポーラ型トランジスタを主要構成要素とする半導体集積回路装置における抵抗体の構成の一例を示す図である。以下、第2図を参照して従来の半導体集積回路装置における抵抗体の構造について説明する。

まず抵抗体を形成するために、p-型半導体基板1の所定領域に形成されるn+型埋込層2と、n+型埋込層2上に形成されるn-型エピタキシャル層4とが準備される。隣接する素子領域とは、フィールド酸化膜5およびフィールド酸化膜5下に形成されるチャネルカット用のp+型不純物拡散層3により分離される。拡散抵抗体は、n-型エピタキシャル層4表面にp型不純物を導入して形成されるp+型不純物拡散層7により構成される。

抵抗体となる不純物拡散層(以下、拡散抵抗体

と称す)7は、層間絶縁膜8の所定領域に形成されたコンタクト孔を介して電氣的接続がとられる。この拡散抵抗7と電氣的接続をとるための電極配線膜は、コンタクト孔底部の p^+ 型不純物拡散層7表面に形成されるシリサイド膜10と、シリサイド膜10上に形成されるバリアメタル9と、バリアメタル9上に予め定められた形状に形成される低抵抗のアルミニウム等を用いて構成される配線膜8とから構成される。ここで、シリサイド膜10はコンタクト抵抗を低減するためのものであり、バリアメタル10はアルミニウム配線膜8とシリサイド膜10との間の反応を防止し、エレクトロマイグレーション等の発生を抑制するためのものである。アルミニウム配線膜8により拡散抵抗体7が同一の半導体基板に形成された図示しないトランジスタ素子等に接続される。

〔発明が解決しようとする問題点〕

以上のように従来の半導体集積回路装置などにおける抵抗は、拡散抵抗体のみで構成されている。この拡散抵抗体の抵抗値は温度の上昇に伴って

増加する。したがって特にECL(エミッタ結合論理)回路のように高消費電力の装置においては、動作中に半導体集積回路装置が形成されている半導体チップ全体の温度が上昇するため、拡散抵抗体の抵抗値が増大する。このように抵抗値が増大すると、それに伴って回路の論理振幅が大きくなり、伝搬遅延時間が増加し、論理動作速度が低下するという問題点が発生する。

すなわち、従来の半導体集積回路装置等の半導体回路において用いられる拡散抵抗体は温度の上昇に伴ってその抵抗値が増大するという温度特性を有するため、半導体集積回路装置等の半導体回路が形成された半導体チップの温度上昇に伴って回路装置の論理動作速度が低下するという問題点があった。

それゆえ、この発明の目的は上述のような問題点を除去し、抵抗体が形成された半導体チップの温度が上昇してもその抵抗値が一定である抵抗体の構造を提供することである。

〔問題点を解決するための手段〕

この発明における半導体回路に用いられる抵抗体は、半導体基板表面の所定領域に形成される不純物拡散層からなる第1の抵抗体と、半導体基板上に形成される非単結晶半導体膜からなる第2の抵抗体とを直列接続して構成されるものである。

〔作用〕

この発明における半導体回路に用いられる第2の抵抗体は温度上昇とともにその抵抗値が減少するため、第1の抵抗体すなわち拡散抵抗と直列に接続することにより温度上昇に伴う第1の抵抗体の抵抗値の増加を補償することができ、温度が変化してもその抵抗値が変化することのない抵抗体を構成することが可能となる。

〔発明の実施例〕

第1図はこの発明の一実施例である半導体回路に用いられる抵抗体の構造を示す断面図であり、第2図に示される従来の抵抗体の構造と同一または相当部分には同一の参照番号が付されている。第1図において、この発明の一実施例である抵抗体は、 p^+ 型不純物拡散層7からなる拡散抵抗と、

p^+ 型不純物拡散層7と直列に接続されるポリシリコン膜11とから構成される。ポリシリコン膜11は第1の層間絶縁膜6を介してフィールド酸化膜5上に延びるように形成される。ポリシリコン膜11と p^+ 型不純物拡散層7との電氣的接続は第1の層間絶縁膜6に設けられたコンタクト孔を介して形成される。一方、ポリシリコン膜11と図示しない半導体素子(同一半導体基板上に形成されている)との電氣的接続は、フィールド酸化膜5上の第2の層間絶縁膜12に設けられたコンタクト孔を介して行なわれる。このポリシリコン膜11と図示しない半導体素子との電氣的接続を行なうための電極配線膜は、従来と同様シリサイド膜10、バリアメタル9およびアルミニウム配線膜8とから構成される。一方、ポリシリコン膜11と p^+ 型不純物拡散層7とは直接に接続される。

上述の構成において、 p^+ 型不純物拡散層7からなる拡散抵抗は、温度上昇に伴ってその抵抗値が増大し、一方、ポリシリコン膜11からなる

抵抗体は温度上昇に伴って逆にその抵抗値が減少する。この2種類の温度特性を有する抵抗体を組合わせることにより温度が上昇してもその抵抗値が変化することのない抵抗体を構成することが可能となる。次にこの抵抗体の作用について式を用いて説明する。

今、常温における拡散抵抗（不純物拡散層7で構成される抵抗）、およびポリシリコン膜11からなる抵抗体（以下、単にポリシリコン抵抗と称す）の抵抗値をそれぞれ R_{x0} 、 R_{p0} とする。半導体回路が動作するとその回路が形成された半導体チップの温度が上昇する。今このときの拡散抵抗、ポリシリコン抵抗の抵抗値をそれぞれ R_{xi} 、 R_{pi} とする。ここで、動作中の半導体チップは所定温度にまで上昇し、その温度は予め求められるものとする。拡散抵抗7は温度上昇に伴って増大し、一方、ポリシリコン抵抗11は逆に温度上昇に伴ってその抵抗値は減少する。これを式に表わすと、

$$R_{xi} = \alpha R_{x0}、$$

$$R_{pi} = \beta R_{p0}、$$

となる。ただし、 α 、 β はそれぞれ拡散抵抗およびポリシリコン抵抗の固有の温度係数であり、 $\alpha > 1$ 、 $0 < \beta < 1$ の関係を満足する。

温度が上昇してもこの拡散抵抗とポリシリコン抵抗の直列体の抵抗が変化しないためには、

$$R_{x0} + R_{p0} = R_{xi} + R_{pi} = \alpha R_{x0} + \beta R_{p0}、$$

すなわち、

$$(\alpha - 1) R_{x0} = (1 - \beta) R_{p0}、$$

という関係が成立すればよい。上式を変形することにより、

$$R_{x0} : R_{p0} = (1 - \beta) : (\alpha - 1)$$

という関係式が得られる。この関係式を満足するように拡散抵抗の抵抗値およびポリシリコン抵抗の抵抗値を選択することにより、温度上昇前後で抵抗体の値を変化しないようにすることが可能となる。ここで、拡散抵抗の抵抗値は不純物拡散層に導入される不純物濃度等を適当に選択することによりその抵抗値を設定することができ、一方ポリ

シリコン抵抗の抵抗値はポリシリコン膜の幅、膜厚および長さ等を適当に選択することによりその抵抗値を設定することが可能である。

なお、上記実施例において、拡散抵抗として、バイポーラ型トランジスタを主要構成要素とする半導体集積回路において用いられる構成を示したが、この抵抗体はたとえばMOSトランジスタを主要構成要素とする半導体集積回路において用いられるようにエピタキシャル成長層上に形成しなくてもよい。また、第1図に示される導電型をすべて反転させた構造を用いてもよいことは言うまでもない。

また、この拡散抵抗はその周辺領域がフィールド酸化膜で囲まれていないいわゆるノンウォール型型の拡散抵抗の構成であってもよい。

さらに、上記実施例においてはポリシリコンを用いて抵抗を形成しているが、これに代えてアモルファスシリコンを用いて抵抗を形成しても上記実施例と同様の効果を得ることができる。

〔発明の効果〕

以上のように、この発明によれば、半導体回路に用いられる抵抗体を拡散抵抗と非単結晶半導体膜抵抗とを直列に接続して構成したので、温度が上昇してもその抵抗値が変化することがない抵抗体を実現することができる。したがって、この抵抗体の抵抗値が寄与する論理振幅さらには伝搬遅延時間の温度による変化がなくなり論理動作速度の変化することのない安定な半導体回路を構成することが可能となる。

4. 図面の簡単な説明

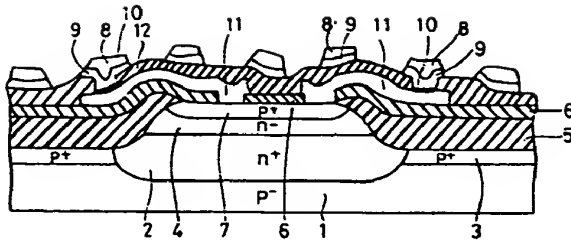
第1図はこの発明の一実施例である半導体回路に用いられる抵抗体の構造を示す断面図である。第2図は従来の半導体回路に用いられる抵抗体の構造を示す断面図である。

図において、1は半導体基板、7は不純物拡散層からなる拡散抵抗、11は非単結晶半導体膜からなる抵抗である。

なお、図中、同一符号は同一または相当部分を示す。

昭和62年6月22日

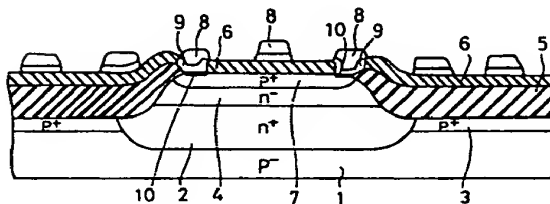
第1図



7: 拡散抵抗

11: 非単結晶シリコン抵抗

第2図



特許庁長官殿

1. 事件の表示 特願昭61-204507号

2. 発明の名称

半導体回路に用いられる抵抗体

3. 補正をする者

事件との関係

特許出願人

住所

東京都千代田区丸の内二丁目2番3号

名称

(601) 三菱電機株式会社

代表者 志岐守哉

4. 代理人

住所

東京都千代田区丸の内二丁目2番3号

三菱電機株式会社内

氏名

(7375) 弁理士 大岩増雄

(連絡先03(213)3421特許部)



5. 補正の対象

明細書の発明の詳細な説明の欄

6. 補正の内容

(1) 明細書第3頁第1行の「層間絶縁膜8」を「層間絶縁膜6」に訂正する。

(2) 明細書第3頁第11行の「バリアメタル10」を「バリアメタル9」に訂正する。

(3) 明細書第3頁第12行の「シリサイド膜10との間の反応を防止し」を「シリサイド膜10および下地のp+型不純物拡散層7の間の反応を防止し」に訂正する。

(4) 明細書第3頁第12行ないし第13行の「エレクトロマイグレーション」を「アロイスバイク」に訂正する。

以上

CLIPPEDIMAGE= JP363058955A

PAT-NO: JP363058955A

DOCUMENT-IDENTIFIER: JP 63058955 A

TITLE: RESISTOR USED IN SEMICONDUCTOR CIRCUIT

PUBN-DATE: March 14, 1988

INVENTOR-INFORMATION:

NAME

KINOSHITA, YASUSHI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

mitsubishi electric corp

N/A

APPL-NO: JP61204507

APPL-DATE: August 29, 1986

INT-CL (IPC): H01L027/04

US-CL-CURRENT: 257/536

ABSTRACT:

PURPOSE: To keep the resistance value of a resistor constant in spite of the rise in temperature of a semiconductor chip in which the resistor is formed by a method wherein the first resistor made by an impurity diffusion layer at a semiconductor substrate is connected in series with the second resistor made by a non-single crystal semiconductor film.

CONSTITUTION: A resistor is composed of a diffusion resistor made by a p<SP>+</SP> type impurity diffusion layer 7 and a polysilicon film 11 which is connected in series with the p<SP>+</SP> type impurity diffusion layer 7. The polysilicon film 11 is formed in such a way that it is extended on a field oxide film 5 through the first interlayer insulating film 6. The polysilicon film 11 is connected electrically with the p<SP>+</SP> type impurity diffusion layer 7 through a contact hole which is provided on the first interlayer

insulating film 6. The diffusion resistor made by the p<SP>+</SP> type impurity diffusion layer 7 increases its resistance value in accordance with the rise in temperature, while the resistor made by the polysilicon film 11 decreases its resistance value in accordance with the rise in temperature. By combining two resistors whose temperature characteristic differs from each other in this manner, it is possible to obtain a resistor whose resistance value does not change in spite of the rise in temperature.

COPYRIGHT: (C)1988,JPO&Japio